

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-094460
 (43)Date of publication of application : 19.04.1991

(51)Int.CI. H01L 23/50
 H01L 21/60

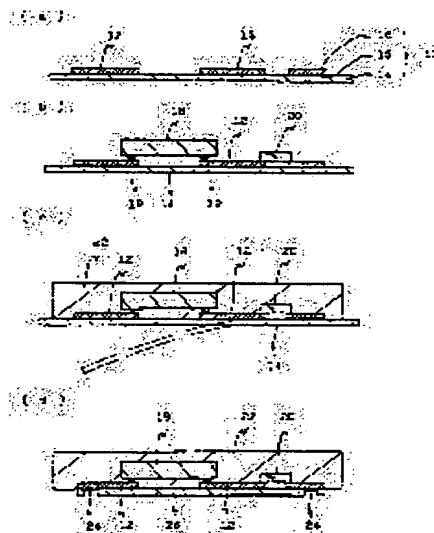
(21)Application number : 01-231135 (71)Applicant : SHINKO ELECTRIC IND CO LTD
 (22)Date of filing : 06.09.1989 (72)Inventor : FUKASE KATSUYA
 TANAKA MASATO

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To reduce occurrence rate of defective products by a method wherein one face, on which a semiconductor chip has been mounted, of a circuit pattern is resin-sealed collectively including the semiconductor chip and the circuit pattern and a terminal part for external connection use is formed on the other face of the circuit pattern.

CONSTITUTION: Bumps 19 are formed in advance on a semiconductor chip 18; bonding parts of a circuit pattern 12 are aligned with the bumps 19; the semiconductor chip 18 is pressurized, heated and connected. Then, only one side of a base film 14 on which the semiconductor chip 18 has been mounted is resin-sealed; the base film 14 of a transcription film 10 is stripped off from a sealing resin 22; thereby, the circuit pattern 12 is exposed. When an electrolytic copper foil is used for a metal layer 16 of the transcription film 10, a mirror surface of the metal layer 16 is exposed. Contact parts of the circuit pattern 12 of an obtained semiconductor device are plated with gold; the semiconductor device is mounted on an electronic apparatus or the like as a module for mounting use. Thereby, reliability of the semiconductor device whose production process has been simplified effectively can be enhanced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) **公開特許公報 (A)**

(11) 特許出願公開番号

特開平3-94460

(43) 公開日 平成3年(1991)4月19日

(51) Int. C1.⁵

識別記号

府内整理番号

F 1

技術表示箇所

H 01 L 23/50

R

H 01 L 21/60

3 1 1 R

H 01 L 23/50 R

H 01 L 21/60 3 1 1 R

審査請求 有

(全8頁)

(21) 出願番号 特願平1-231135

(71) 出願人 999999999

新光電気工業株式会社

長野県長野市大字栗田字舍利田711番地

(22) 出願日 平成1年(1989)9月6日

(72) 発明者 深瀬 克哉

長野県長野市大字栗田字舍利田711番地

新光電気工業株式会社内

(72) 発明者 田中 正人

長野県長野市大字栗田字舍利田711番地

新光電気工業株式会社内

(74) 代理人 綿貫 隆夫 (外1名)

(54) 【発明の名称】半導体装置およびその製造方法

(57) 【要約】本公報は電子出願前の出願データであるため要約のデータは記録されません。

【特許請求の範囲】

- 半導体チップと回路パターンとがフリップチップ法あるいはT A B方式によって接続され、回路パターンの前記半導体チップが搭載された一方の面側か、半導体チップ、回路パターンを含めて一体的に樹脂封止され、回路パターンの他方の面に外部接続用の端子部が設けられたことを特徴とする半導体装置。
- 外部接続用の端子部等の所要個所を除いて、回路パターンの他方の面が電気的絶縁性を有するフィルムによって被覆されたことを特徴とする請求項1記載の半導体装置。
- 電気的絶縁性を有するベースフィルム上に剥離可能に金属層が設けられた転写フィルムの金属層をエッチングして回路パターンを形成し、該回路パターンにフリップチップ法あるいはT A B方式により半導体チップを接続し、前記転写フィルムの半導体チップが搭載された一方の面側を、半導体チップ、回路パターンを含めて一体的に樹脂封止し、前記ベースフィルムを封止樹脂から剥離除去することを特徴とする半導体装置の製造方法。
- i ? ! 気的絶縁性を有するベースフィルム上に回路パターンを形成し、該回路パターンにフリップチップ法あるいはT A B方式により半導体チップを接続し、前記ベースフィルムの半導体チップが搭載された一方の面側を、半導体チップ、回路パターンを含めて一体的に樹脂封止し、ベースフィルムをエッチングして、回路パターンのうち外部接続用の端子部等の所要部位を露出させることを特徴とする半導体装置の製造方法。
- 金属ベース上に金めつき層等の非エッチング金属層により回路パターンを形成し、該回路パターンにフリップチップ法あるいはT A B方式によって半導体チップを接続し、金属ベースの半導体チップが搭載された一方の面側を、半導体チップ、回路パターンを含めて一体的に樹脂封止し、前記金属ベースのみをエッチング除去することを特徴とする半導体装置の製造方法。
- 金属ベース上にフリップチップ法あるいはT A B方式により半導体チップを接続搭載し、金属ベースの半導体チップが搭載された一方の面側を、半導体チップ、T A Bテープを含めて一体的に樹脂封止し、金属ベースの露出面にレジストパターンを設けて金属ベースをエッチングすることによって回路パターンを形成することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

(産業上の利用分野)

本発明は半導体チップ及び所要の回路部品等が一体的に樹脂封止されて提但される半導体装置及びその製造方法に関する。

(従来技術)

半導体装置は電子装置をはじめきわめて多種類の製品にひろく利用されており、I Cカードといった小形製品にも利用されるようになっている。

これら製品で用いられる半導体装置の実装方式には、パッケージに半導体チップを搭載してパッケージごと回路基板に実装するパッケージ方式と、回路基板に半導体チップをじかに接続するペアチップ方式がある。

前記のパッケージ方式の場合は、パッケージ内に半導体チップが封止されて保護されているので、取り扱いがきわめて容易であり、実装が容易にでき、また耐環境性に優れている等の特徴がある。

これに対し、ペアチップ方式は回路基板にじかに半導体チップを接続するから、小面積で実装でき、高密度実装が可能になるという特徴がある。

(発明が解決しようとする課題)

上記のように、回路基板等に半導体チップを搭載する方法には、パッケージ方式あるいはペアチップ方式があるが、いずれも半導体チップ等のそれぞれ別体に作成した部品を別々に実装しているため、製造工数が複雑になって装置の信頼性が劣ること、装置の小形化が制限されること等の問題点があった。

また、半導体チップは回路基板等の接続用基板に実装されるから、I Cカードのようなきわめて薄形に形成される装置においては基板の厚さが薄形化を阻むという問題点があった。

そこで、本発明は上記問題点を解消すべくなされたものであり、その目的とするところは、半導体チップと回路部品等を容易に一体的に搭載することができ、製造工数を減少させることができ、製造コストを下げることができると共に、1 ! i 造プロセスを面略化することによって不良品の発生率を低下させ、装置の信頼性を高めることができ、また、装置の小形化、薄形化が達成できて高密度実装を可能とする半導体装置及びその好適な製造方法を提供しようとするものである。

(課題を解決するための手段)

本発明は上記目的を達成するため次の構成をそなえる。すなわち、半導体チップと回路パターンとがフリップチップ法あるいはT A B方式によって接続され、回路パターンの前記半導体チップが搭載された一方の面側か、半導体チップ、回路パターンを含めて一体的に樹脂封止され、回路パターンの他方の面に外部接続用の端子部が設けられたことを特徴とする。また、前記外部接続用の端子部等の所要個所を除いて、回路パターンの他方の面が電気的絶縁性を有するフィルムによって被覆されたことを特徴とする。

また、その製造方法においては、電気的絶縁性を有するベースフィルム上に剥離可能に金属層が設けられた転写フィルムの金属層をエッチングして回路パターンを形成し、該回路パターンにフリップチップ法あるいはT A B

方式により半導体チップを接続し、前記転写フィルムの半導体チップが搭載された一方の面側を、半導体チップ、回路パターンを含めて一体的に樹脂封止し、前記ベースフィルムを封止樹脂から剥離除去することを特徴とし、また、電気的絶縁性を有するベースフィルム上に回路パターンを形成し、該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、前記ベースフィルムの半導体チップが搭載された一方の面側を、半導体チップ、回路パターンを含めて一体的に樹脂封止し、ベースフィルムをエッチングして、回路パターンのうち外部接続用の端子部等の所要部位を露出させることを特徴とし、また、金属ベース上に金めつき層等の非エッチング金属層により回路パターンを形成し、該回路パターンにフリップチップ法あるいはTAB方式によって半導体チップを接続し、金属ベースの半導体チップが搭載された一方の面側を、半導体チップ、回路パターンを含めて一体的に樹脂封止し、前記金属ベースのみをエッチング除去することを特徴とし、また、金属ベース上にフリップチップ法あるいはTAB方式により半導体チップを接続搭載し、金属ベースの半導体チップが搭載された一方の面側を、半導体チップ、TABテープを含めて一体的に樹脂封止し、金属ベースの露出面にレジストパターンを設けて金属ベースをエッチングすることによって回路パターンを形成することを特徴とする。

〔実施例〕

以下本発明の好適な実施例を添付図面に基づいて詳細に説明する。

〔第1実施例〕

第1図は本発明に係る半導体装置の製造方法を示す説明図である。この製造方法においては転写フィルムを用いることを特徴とする。

転写フィルムはベースフィルム上に金属層を剥離可能に接合したものであるが、第1図①)は転写フィルム⑩の金属層にレジストパターンを形成した後、エッチングを施して回路パターン⑫を形成した状態を示す。回路パターン⑫は半導体チップが接続されるボンディング部及び信号線路、回路部品接続部、外部接続用の端子部等を含む。④は転写フィルムのベースフィルム、⑤は剥離層、⑥は金属層である。金属層⑥としては電解銅箔が好適に利用でき、ベースフィルム④に電解銅箔の鏡面側を接合することにより転写フィルムとすることができる。

第2図に電解銅箔を用いた転写フィルム⑩の拡大図を示す。図のように、電解銅箔はその表面が複雑な凹凸が形成された粗面に形成されるから、粗面を封止樹脂側にして後述する樹脂封止を行うことにより、表面の凹凸によるアンカー効果によって回路パターン⑫と封止樹脂が強固に接合するという利点がある。

第1図(b)は回路パターン⑫に半導体チップ⑧と回路部品⑩を接続した状態を示す。ここではフリップ

チップ法によって半導体チップ⑧を接続する例を示す。この場合は半導体チップ⑧にはあらかじめバンプ⑨を形成しておき、回路パターン⑫のボンディング部とバンプ⑨を位置合わせし、半導体チップ⑧を加圧、加熱して接続する。

なお、半導体チップ⑧を確実にボンディングするため、半導体チップ⑧が接合される回路パターン⑫のボンディング部にはあらかじめ平滑処理および金めつき等の表面処理を施すようにするとよい。回路部品⑩ははんだ付け等によって接合する。

次に、半導体チップ⑧が搭載されたベースフィルム④の片面側のみ樹脂封止する。②は封止樹脂である。次に、転写フィルム⑩のベースフィルム④を封止樹脂②から剥離する。これにより、回路パターン⑫が露出する。転写フィルム⑩の金属層⑥に上記の電解銅箔を用いた場合は、金属層⑥の鏡面が露出する。得られた半導体装置の回路パターン⑫の接点部に金めつきを施し、実装用のモジュールとして電子装置等に搭載する。

また、単体として利用するような場合は、第1図(d)のように端子部④を除く範囲に電気的絶縁性を有する保護コーティング⑥を施して回路パターン⑫を保護するようにするとよい。なお、上記実施例では、フリップチップ法によって半導体チップを接続したが、TAB方式によって半導体チップを接続する場合も同様にして製造することができる。

第3図にTAB方式による製造方法を示す。図で⑦がTABテープである。TABテープ⑦はバンプ⑨によって半導体チップ⑧に一括ボンディングされ、インナーリード部分が樹脂封止される。⑧は封止樹脂である。

TABテープ⑦が接続された半導体チップ⑧は第3図(a)に示すように、転写フィルム⑩の回路パターン⑫に合わせて接続される。第3図(b)は、TABテープ⑦を介して半導体チップ⑧を接続した後、回路部品⑩等を搭載して樹脂封止した状態を示す。樹脂封止後は、ベースフィルム④を剥離し、上記実施例と同様の方法にしたがって製造する。

〔第2実施例〕

第4図は本発明に係る半導体装置の第2の製造方法を示す説明図である。この製造方法ではFPC(Flexible printed circuit)を用いて製造することを特徴とする。

第4図(a)はベースフィルム⑩に回路パターン⑫を形成してFPCを形成した状態を示す。ベースフィルム⑩にはポリイミド等の電気的絶縁性を有するフィルムを用いる。

次に、回路パターン⑫に半導体チップ⑧および回路部品⑩を搭載する(第4図(b))。半導体チップ⑧は上記実施例と同様にフリップチップ法によって接続

する。このため、半導体チップ18にはあらかじめパンプ19を形或し、回路パターン12のボンディング部に位置合わせして接続する。

次に、半導体チップ18が搭載されているベースフィルム30の片面側を樹脂封止する(第4図(C))。

次に、ベースフィルム30を部分的にエッティング除去し、回路パターン12のうち端子部等の必要個所を露出させる。第4図(d)で24はベースフィルム30を除去して形或した端子部である。端子部24には接点の信頼性を維持するため金めつき等を施す。

こうして、半導体チップおよび所要の回路部品が一体的に樹脂封止された半導体装置が得られる。この実施例の半導体装置は、回路パターン12がベースフィルム30によって被覆され、ベースフィルム30が前述した保護コーティングを兼ねている。

この実施例の場合も前述した第1実施例と同様にTAB方式によって半導体チップを搭載することができる。

なお、FPCを形或する際の金属層としては、前述した第1実施例と同様に表面が粗面に形成される電解鋼箔が使用できる。電解鋼箔を使用することにより回路パターンと封止樹脂22とが強固に接合できるという利点がある。

[第3実施例]

第5図は本発明に係る半導体装置の第3の製造方法を示す説明図である。この製造方法では金属ベースを用いることを特徴とする。

第5図(a)で32は薄平板状に形成した金属ベースで、まず、この金属ベース32上に所定回路パターンにしたがって金めつき層34を設ける。

次いで、金めつき層34に半導体チップ18をフリップチップ法によって接続する。同時に所要の回路部品20を搭載する(第5図(b))。次に、半導体チップ18および回路部品20、金めつき層34を樹脂封止する(第5図(C))。

次に、金属ベース32全体をエッティングして除去する。金めつきWI34はエッティングの際に除去されないから、エッティング後は封止樹脂22の表面に金めつき層34が露出する。これによって、金めつき層34からなる回路パターンに半導体チップ18および回路部品20等が接続されて封止された半導体装置が得られる。

第5図(d)は、端子部24を除いて、金めつき層34を保護する保護コーティング26を施した状態である。この実施例の製造方法では、金属ベース32をエッティングで除去するから、金属ベース32としてはエッティングによって溶解除去しやすい金属、たとえば銅等を用いるのがよい。また、回路パターンは金めつきに限らず、金属ベース32をエッティング除去する際に侵されない金属を用いればよく、非エッティング金属層として形成すればよい。

第6図は、金属ベース32を用いる他の製造方法を示す

。この例ではTAB方式による接続例を説明する。

第6図(a)は金属ベース32とこれに接続する半導体チップ18を示す。半導体チップ18にはあらかじめTABテープ27を一括ボンディングしておく。29はリードを保持するサポートリングであるが、このサポートリングはなくてもかまわない。

半導体チップ18は第6図(b)に示すようにTABテープ27を介して金属ベース32の所定位置に接続する。また所要の回路部品20を金属ベース32に位置決めして接合する。

次に、金属ベース32の上記半導体チップ18および回路部品20等を搭載した片面側を樹脂封止する。封止樹脂22の下面側は金属ベース32に被覆されているから、この金属ベース32の露出面にレジストパターン36を設け、金属ベース32をエッティングして回路パターン32aを形成する。第6図(d)は回路パターン32aを形成して半導体チップ18と回路部品20等を所定パターンで配線した後、回路パターン32aを保護コーティング26によって保護し、金めつきを施した端子部24を形成した状態を示す。

こうして、第5図(d)と同様に半導体チップエ8等の所要部品が組み込まれた半導体装置を得ることができる。

なお、この金属ベース32をエッティングして製造する方法においても、前述した電解鋼箔が金属ベースとして好適に使用でき、電解鋼箔の粗面を封止樹脂側にすることによって回路パターン32aと封止樹脂22との接合性を向上させることができる。この場合、半導体チップ18の接続部にはあらかじめ平滑処理、金めつき等を施しておくのがよい。

また、この方法の場合もフリップチップ法で搭載することが可能である。

以上、各実施例について説明してきたが、上記各例ではいずれも、連続加工による量産が容易に可能となる。

第7図は長尺状の転写フィルムを用いた加工例を示す。図で14は前記転写フィルム10のベースフィルムで、ベースフィルム14上には回路パターンが繰り返しパターンで形成され、同時に各回路パターンに接続して検査用ライン40および電解めつきの導通をとるためのバスライン42が設けられる。

転写フィルムに対してはまず、金Hc層をエッティングして回路パターンおよび検査用ライン40、バスライン42を形成する。次に、所定部位にめつきを施し、半導体チップ、回路部品等を搭載し、樹脂封止する。第7図は樹脂封止した状態を示す。

樹脂封止した後、ベースフィルム14を剥離除去し、次いで封止樹脂22に保護コーティングを施す。この後、端子部等に仕上げめつきを施し、検査用ライン40等の不要部分を除去して各モジュールを単体に分離する。

モジュール部をあらかじめ検査する場合は、樹脂封止し

た後、検査用ライン40の短絡部分を打ち抜いて行う。図で44は回路を独立させるための打ち抜き部である。こうして、半導体チップ、回路部品等が搭載されて樹脂封止された半導体装置が得られる。この製造方法においては、上記のようにしてめっき処理等を含めて連続加工ができ、また製造途中において半導体装置の検査を行うことができ、有効な製造方法とすることができる。

なお、FPCを用いる例等においても同様に連続加工が可能である。

以上の各実施例で説明した半導体装置の製造方法によれば、各種製品、用途に応じた機能を有する半導体装置を製造することができる。各種機器に搭載して所要の機能を発揮させることができる。

また、得られた半導体装置を単体としてみた場合、半導体チップは回路パターンに接続されているのみで、回路基板を使用しないから、装置の小型化、薄形化にきわめて有効である。これにより、ICカードのような小形製品にも容易に応用利用することが可能になる。

また、上記製造方法においてはフリップチップ法あるいはTAB方式によって半導体チップを接続しているから、半導体チップを接続する面積が小さくて済み、高密度実装が可能となると共に、さらに薄形化を図ることができる。また、半導体チップおよび回路部品等が樹脂によって完全に封止して提供されるから耐環境性も向上するという利点がある。

以上、本発明について好適な実施例を挙げて種々説明したが、本発明はこの実施例に限定されるものではなく、発明の精神を逸脱しない範囲内で多くの改変を施し得るのはもちろんのことである。（発明の効果）

本発明に係る半導体装置の製造方法によれば、半導体チップ及び回路パターン等が製造時に一体的に樹脂封止され、製造プロセスが効果的に簡略化でき、これによって半導体装置の信頼性を向上させることができると共に、製造コストを引き下げることが可能となる。また、各種製品、用途に応じた半導体装置が容易に得られ、半導体装置の小型化、薄形化が達成でき、高密度実装が可能になる等の著効を奏する。

4. 歯面の簡単な説明

第1図は半導体装置の製造方法の第1の実施例を示す説明図、第2図は転写フィルムの断面図、第3図は半導体チップの他の搭載方法を示す説明図、第4図は半導体装置の製造方法の第2の実施例を示す説明図、第5図および第6図は第3の実施例および他の例を示す説明図、第7図は長尺状フィルムを用いた製造例を示す説明図である。

10・・・転写フィルム、12・・・回路パターン、
14・・・ベースフィルム、18・・・半導体チップ、19・・・バンプ、20・・・回路部品
、22・・・封止樹脂、24・・・端子部、2 50

6・・・保護コーティング、27・・・TABテープ、
28・・・封止樹脂、30・・・ベースフィルム、
32・・・金属ベース、32a・・・回路パターン
、34・・・金めつき層、36・・・レジスト
パターン、40・・・検査用ライン、42・・・バス
ライン。

図

面

第

10 1

図

特許出願人

新光電気工業株式会社

咽

図

面

第

5

図

20 (

)

34

34

32

(

b

)

18

(

30)

32

22

18

図

図

第

図

C a)

18

40 (b)

(c)

27

32

27

18

22

(d)

18

22

⑩日本国特許庁(JP)

訂正有り
⑪特許出願公開

⑫公開特許公報(A) 平3-94460

⑬Int.Cl.⁵H 01 L 23/50
21/60

識別記号

3 1 1 R

府内整理番号

9054-5F
6918-5F

⑭公開 平成3年(1991)4月19日

審査請求 未請求 請求項の数 6 (全8頁)

⑮発明の名称 半導体装置及びその製造方法

⑯特 願 平1-231135

⑯出 願 平1(1989)9月6日

⑰発明者 深瀬 克哉 長野県長野市大字栗田字舍利田711番地 新光電気工業株式会社内

⑰発明者 田中 正人 長野県長野市大字栗田字舍利田711番地 新光電気工業株式会社内

⑰出願人 新光電気工業株式会社 長野県長野市大字栗田字舍利田711番地

⑰代理人 弁理士 細貫 隆夫 外1名

明細書

1. 発明の名称 半導体装置及びその製造方法

2. 特許請求の範囲

1. 半導体チップと回路パターンとがフリップチップ法あるいはTAB方式によって接続され、

回路パターンの前記半導体チップが搭載された一方の面側が、半導体チップ、回路パターンを含めて一体的に樹脂封止され、

回路パターンの他方の面に外部接続用の端子部が設けられたことを特徴とする半導体装置。

2. 外部接続用の端子部等の所要箇所を除いて、回路パターンの他方の面が電気的絶縁性を有するフィルムによって被覆されたことを特徴とする請求項1記載の半導体装置。

3. 電気的絶縁性を有するベースフィルム上に剥離可能に金属層が設けられた転写フィルムの金属層をエッティングして回路パターンを形成し、

該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、前記転写フィルムの半導体チップが搭載された一方の面側を、半導体チップ、回路パターンを含めて一体的に樹脂封止し、前記ベースフィルムを封止樹脂から剥離除去することを特徴とする半導体装置の製造方法。

4. 電気的絶縁性を有するベースフィルム上に回路パターンを形成し、

該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、

前記ベースフィルムの半導体チップが搭載された一方の面側を、半導体チップ、回路パターンを含めて一体的に樹脂封止し、

ベースフィルムをエッティングして、回路パターンのうち外部接続用の端子部等の所要部位を露出させることを特徴とする半導体装置の製造方法。

5. 金属ベース上に金めっき層等の非エッテン

特開平3-94460(2)

グ金属層により回路パターンを形成し、該回路パターンにフリップチップ法あるいはTAB方式によって半導体チップを接続し、

金属ベースの半導体チップが搭載された一方の面側を、半導体チップ、回路パターンを含めて一体的に樹脂封止し、

前記金属ベースのみをエッチング除去することを特徴とする半導体装置の製造方法。

6. 金属ベース上にフリップチップ法あるいはTAB方式により半導体チップを接続搭載し、

金属ベースの半導体チップが搭載された一方の面側を、半導体チップ、TABテープを含めて一体的に樹脂封止し、

金属ベースの露外面にレジストパターンを設けて金属ベースをエッチングすることによって回路パターンを形成することを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は半導体チップ及び所要の回路部品等が

一体的に樹脂封止されて提供される半導体装置及びその製造方法に関する。

(従来技術)

半導体装置は電子装置をはじめとして多種類の製品にひろく利用されており、ICカードといった小形製品にも利用されるようになっている。

これら製品で用いられる半導体装置の実装方式には、パッケージに半導体チップを搭載してパッケージごと回路基板に実装するパッケージ方式と、回路基板に半導体チップをじかに接続するペアチップ方式とがある。

前記のパッケージ方式の場合は、パッケージ内に半導体チップが封止されて保護されているので、取り扱いがきわめて容易であり、実装が容易にでき、また耐震性に優れている等の特徴がある。

これに対し、ペアチップ方式は回路基板にじかに半導体チップを接続するから、小面積で実装でき、高密度実装が可能になるという特徴がある。

(発明が解決しようとする課題)

上記のように、回路基板等に半導体チップを搭

載する方法には、パッケージ方式あるいはペアチップ方式があるが、いずれも半導体チップ等のそれぞれ別体に作成した部品を別々に実装しているため、製造工数が複雑になって装置の信頼性が劣ること、装置の小型化が制限されること等の問題点があった。

また、半導体チップは回路基板等の接続用基板に実装されるから、ICカードのようなきわめて複雑に形成される装置においては基板の厚さが複雑化を図るという問題点があった。

そこで、本発明は上記問題点を解消すべくなされたものであり、その目的とするところは、半導体チップと回路部品等を容易に一体的に搭載することができ、製造工数を減少させることができて、製造コストを下げるができると共に、製造プロセスを簡略化することによって不良品の発生率を低下させ、装置の信頼性を高めることができ、また、装置の小型化、複雑化が達成できて高密度実装を可能とする半導体装置及びその迅速な製造方法を提供しようとするものである。

(課題を解決するための手段)

本発明は上記目的を達成するため次の構成をそなえる。

すなわち、半導体チップと回路パターンとがフリップチップ法あるいはTAB方式によって接続され、回路パターンの前記半導体チップが搭載された一方の面側が、半導体チップ、回路パターンを含めて一体的に樹脂封止され、回路パターンの他方の面に外部接続用の端子部が設けられたことを特徴とする。また、前記外部接続用の端子部等の所要個所を除いて、回路パターンの他方の面が電気的絶縁性を有するフィルムによって被覆されたことを特徴とする。

また、その製造方法においては、電気的絶縁性を有するベースフィルム上に剥離可能に金属層が設けられた転写フィルムの金属層をエッチングして回路パターンを形成し、該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、前記転写フィルムの半導体チップが搭載された一方の面側を、半導体チップ、回路

特開平3-94460(3)

パターンを含めて一体的に樹脂封止し、前記ベースフィルムを封止樹脂から剥離除去することを特徴とし、また、電気的絶縁性を有するベースフィルム上に回路パターンを形成し、該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、前記ベースフィルムの半導体チップが搭載された一方の面側を、半導体チップ、回路パターンを含めて一体的に樹脂封止し、ベースフィルムをエッティングして、回路パターンのうち外部接続用の端子部等の所要部位を露出させることを特徴とし、また、金属ベース上に金めっき層等の非エッティング金属層により回路パターンを形成し、該回路パターンにフリップチップ法あるいはTAB方式によって半導体チップを接続し、金属ベースの半導体チップが搭載された一方の面側を、半導体チップ、回路パターンを含めて一体的に樹脂封止し、前記金属ベースのみをエッティング除去することを特徴とし、また、金属ベース上にフリップチップ法あるいはTAB方式により半導体チップを接続搭載し、金属ベースの半導

体チップが搭載された一方の面側を、半導体チップ、TABテープを含めて一体的に樹脂封止し、金属ベースの露出面にレジストパターンを設けて金属ベースをエッティングすることによって回路パターンを形成することを特徴とする。

(実施例)

以下本発明の好適な実施例を添付図面に基づいて詳細に説明する。

【第1実施例】

第1図は本発明に係る半導体装置の製造方法を示す説明図である。この製造方法においては転写フィルムを用いることを特徴とする。

転写フィルムはベースフィルム上に金属層を剥離可能に接合したものであるが、第1図(a)は転写フィルム10の金属層にレジストパターンを形成した後、エッティングを施して回路パターン12を形成した状態を示す。回路パターン12は半導体チップが接続されるボンディング部及び信号線路、回路部品接続部、外部接続用の端子部等を含む。

14は転写フィルムのベースフィルム、15は

剥離層、16は金属層である。金属層16としては電解銅箔が好適に利用でき、ベースフィルム14に電解銅箔の鏡面側を接合することにより転写フィルムとすることができる。

第2図に電解銅箔を用いた転写フィルム10の拡大図を示す。図のように、電解銅箔はその表面が複雑な凹凸が形成された粗面に形成されるから、粗面を封止樹脂側にして後述する樹脂封止を行うことにより、表面の凹凸によるアンカー効果によって回路パターン12と封止樹脂が強固に接合するという利点がある。

第1図(b)は回路パターン12に半導体チップ18と回路部品20を接続した状態を示す。ここではフリップチップ法によって半導体チップ18を接続する例を示す。この場合は半導体チップ18にはあらかじめバンプ19を形成しておき、回路パターン12のボンディング部とバンプ19を位置合わせし、半導体チップ18を加圧、加熱して接続する。

なお、半導体チップ18を確実にボンディング

するため、半導体チップ18が接合される回路パターン12のボンディング部にはあらかじめ平滑処理および金めっき等の表面処理を施すようにするとよい。回路部品20ははんだ付け等によって接合する。

次に、半導体チップ18が搭載されたベースフィルム14の片面側のみ樹脂封止する。22は封止樹脂である。

次に、転写フィルム10のベースフィルム14を封止樹脂22から剥離する。これにより、回路パターン12が露出する。転写フィルム10の金属層16に上記の電解銅箔を用いた場合は、金属層16の鏡面が露出する。

得られた半導体装置の回路パターン12の接点部に金めっきを施し、実装用のモジュールとして電子装置等に搭載する。

また、単体として利用するような場合は、第1図(c)のように端子部24を除く範囲に電気的絶縁性を有する保護コーティング26を施して回路パターン12を保護するようにするとよい。

特開平3-94460 (4)

なお、上記実施例では、フリップチップ法によって半導体チップを接続したが、TAB方式によって半導体チップを接続する場合も同様にして製造することができる。

第3図にTAB方式による製造方法を示す。図で27がTABテープである。TABテープ27はバンプ19によって半導体チップ18に一括ポンディングされ、インナーリード部分が樹脂封止される。28は封止樹脂である。

TABテープ27が接続された半導体チップ18は第3図(b)に示すように、転写フィルム10の回路パターン12に合わせて接続される。第3図(c)は、TABテープ27を介して半導体チップ18を接続した後、回路部品20等を搭載して樹脂封止した状態を示す。樹脂封止後は、ベースフィルム14を剥離し、上記実施例と同様の方法にしたがって製造する。

〔第2実施例〕

第4図は本発明に係る半導体装置の第2の製造方法を示す説明図である。この製造方法ではFPC(

子部24には接点の信頼性を維持するため金めっき等を施す。

こうして、半導体チップおよび所要の回路部品が一体的に樹脂封止された半導体装置が得られる。この実施例の半導体装置は、回路パターン12がベースフィルム30によって被覆され、ベースフィルム30が前述した保護コーティングを兼ねている。

この実施例の場合も前述した第1実施例と同様にTAB方式によって半導体チップを搭載することができる。

なお、FPCを形成する際の金属層としては、前述した第1実施例と同様に表面が粗面に形成される電解銅箔が使用できる。電解銅箔を使用することにより回路パターンと封止樹脂22とが強固に接合できるという利点がある。

〔第3実施例〕

第5図は本発明に係る半導体装置の第3の製造方法を示す説明図である。この製造方法では金属ベースを用いることを特徴とする。

Flexible printed circuit) を用いて製造することを特徴とする。

第4図(c)はベースフィルム30に回路パターン12を形成してFPCを形成した状態を示す。ベースフィルム30にはポリイミド等の電気的絶縁性を有するフィルムを用いる。

次に、回路パターン12に半導体チップ18および回路部品20を搭載する(第4図(d))。半導体チップ18は上記実施例と同様にフリップチップ法によって接続する。このため、半導体チップ18にはあらかじめバンプ19を形成し、回路パターン12のポンディング部に位置合わせして接続する。

次に、半導体チップ18が搭載されているベースフィルム30の片面側を樹脂封止する(第4図(e))。

次に、ベースフィルム30を部分的にエッティング除去し、回路パターン12のうち端子部等の必要箇所を露出させる。第4図(d)で24はベースフィルム30を除去して形成した端子部である。端

子部24には接点の信頼性を維持するため金めっき等を施す。

こうして、半導体チップおよび所要の回路部品が一体的に樹脂封止された半導体装置が得られる。この実施例の半導体装置は、回路パターン12がベースフィルム30によって被覆され、ベースフィルム30が前述した保護コーティングを兼ねている。

この実施例の場合も前述した第1実施例と同様にTAB方式によって半導体チップを搭載することができる。

なお、FPCを形成する際の金属層としては、前述した第1実施例と同様に表面が粗面に形成される電解銅箔が使用できる。電解銅箔を使用することにより回路パターンと封止樹脂22とが強固に接合できるという利点がある。

第5図(d)は、端子部24を除いて、金めっき層34を保護する保護コーティング26を施した状態である。

この実施例の製造方法では、金属ベース32をエッティングで除去するから、金属ベース32とし

特開平3-94460(5)

てはエッティングによって溶解除去しやすい金属。たとえば銅等を用いるのがよい。また、回路パターンは金めっきに限らず、金属ベース32をエッティング除去する際に侵されない金属を用いればよく、非エッティング金属層として形成すればよい。

第6回は、金属ベース32を用いる他の製造方法を示す。この例ではTAB方式による接続例を説明する。

第6回(a)は金属ベース32とこれに接続する半導体チップ18を示す。半導体チップ18にはあらかじめTABテープ27を一括ボンディングしておく。28はリードを保持するサポートリングであるが、このサポートリングはなくてもかまわない。

半導体チップ18は第6回(b)に示すようにTABテープ27を介して金属ベース32の所定位置に接続する。また所要の回路部品20を金属ベース32に位置決めして接合する。

次に、金属ベース32の上記半導体チップ18および回路部品20等を搭載した片面側を樹脂封

止する。封止樹脂22の下面側は金属ベース32に被覆されているから、この金属ベース32の露出面にレジストパターン36を設け、金属ベース32をエッティングして回路パターン32aを形成する。第6回は回路パターン32aを形成して半導体チップ18と回路部品20等を所定パターンで配線した後、回路パターン32aを保護コーティング26によって保護し、金めっきを施した端子部24を形成した状態を示す。

こうして、第5回と同様に半導体チップ18等の所要部品が組み込まれた半導体装置を得ることができる。

なお、この金属ベース32をエッティングして製造する方法においても、前述した電解銅箔が金属ベースとして好適に使用でき、電解銅箔の粗面を封止樹脂側にすることによって回路パターン32aと封止樹脂22との接合性を向上させることができる。この場合、半導体チップ18の接続部にはあらかじめ平滑処理、金めっき等を施しておくのがよい。

また、この方法の場合もフリップチップ法で搭載することが可能である。

以上、各実施例について説明してきたが、上記各例ではいずれも、連続加工による量産が容易に可能となる。

第7回は長尺状の転写フィルムを用いた加工例を示す。

図で14は前記転写フィルム10のベースフィルムで、ベースフィルム14上には回路パターンが繰り返しパターンで形成され、同時に各回路パターンに接続して検査用ライン40および電解めっきの導通をとるためのバスライン42が設けられる。

転写フィルムに対してはまず、金属層をエッティングして回路パターンおよび検査用ライン40、バスライン42を形成する。次に、所定部位にめっきを施し、半導体チップ、回路部品等を搭載し、樹脂封止する。第7回は樹脂封止した状態を示す。樹脂封止した後、ベースフィルム14を剥離除去し、次いで封止樹脂22に保護コーティングを施

す。この後、端子部等に仕上げめっきを施し、検査用ライン40等の不要部分を除去して各モジュールを単体に分離する。

モジュール部をあらかじめ検査する場合は、樹脂封止した後、検査用ライン40の短絡部分を打ち抜いて行う。図で44は回路を独立させるための打ち抜き部である。

こうして、半導体チップ、回路部品等が搭載されて樹脂封止された半導体装置が得られる。

この製造方法においては、上記のようにしてめっき処理等を含めて連続加工ができる。また製造途中において半導体装置の検査を行うことができ、有効な製造方法とことができる。

なお、FPCを用いる例等においても同様に連続加工が可能である。

以上の各実施例で説明した半導体装置の製造方法によれば、各種製品、用途に応じた機能を有する半導体装置を製造することが容易にでき、各種機器に搭載して所要の機能を発揮させることができる。

特開平3-94460(6)

また、得られた半導体装置を単体としてみた場合、半導体チップは回路パターンに接続されているのみで、回路基板を使用しないから、装置の小型化、薄形化にきわめて有効である。これにより、ICカードのような小形製品にも容易に応用利用することが可能になる。

また、上記製造方法においてはフリップチップ法あるいはTAB方式によって半導体チップを接続しているから、半導体チップを接続する面積が小さくて済み、高密度実装が可能となると共に、さらに薄形化を図ることができる。また、半導体チップおよび回路部品等が樹脂によって完全に封止して提供されるから耐環境性も向上するという利点がある。

以上、本発明について好適な実施例を挙げて種々説明したが、本発明はこの実施例に限定されるものではなく、発明の精神を逸脱しない範囲内で多くの改変を施し得るのはもちろんのことである。

(発明の効果)

本発明に係る半導体装置の製造方法によれば、

・・・端子部、 26・・・保護コーティング、
27・・・TABテープ、 28・・・封止樹脂、
30・・・ベースフィルム、 32・・・金属ペース、 32a・・・回路パターン、 34・・・
・金めっき層、 36・・・レジストパターン、
40・・・検査用ライン、 42・・・バスライン。

特許出願人

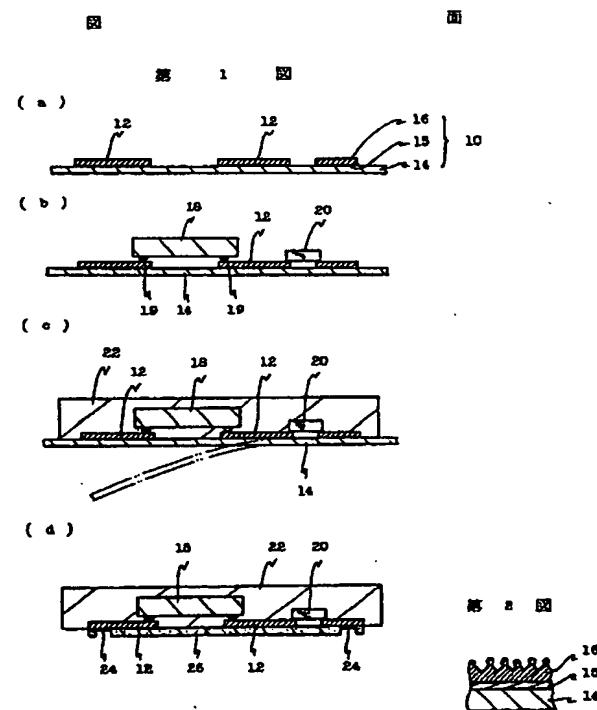
新光電気工業株式会社
代表者 井上直夫
代理人 (776)
総貢 陸 (登録印)

半導体チップ及び回路パターン等が製造時に一體的に樹脂封止され、製造プロセスが効果的に簡略化でき、これによって半導体装置の信頼性を向上させることができると共に、製造コストを引き下げることが可能となる。また、各種製品、用途に応じた半導体装置が容易に得られ、半導体装置の小型化、薄形化が達成でき、高密度実装が可能になる等の効果を有する。

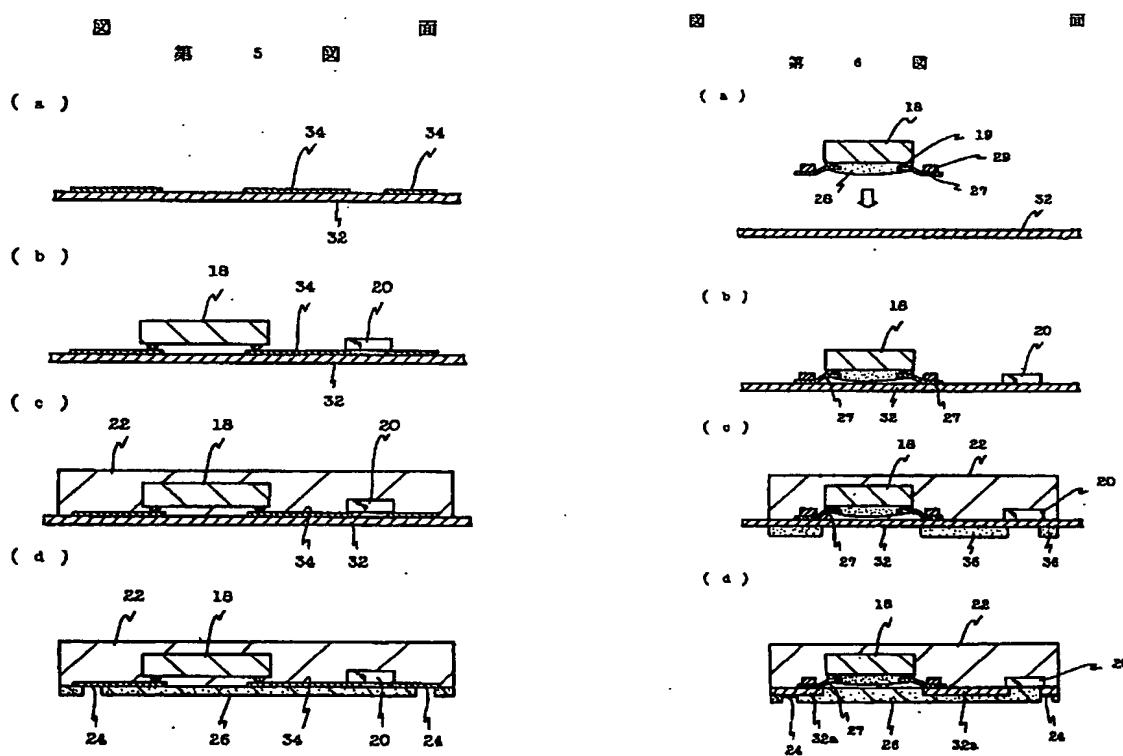
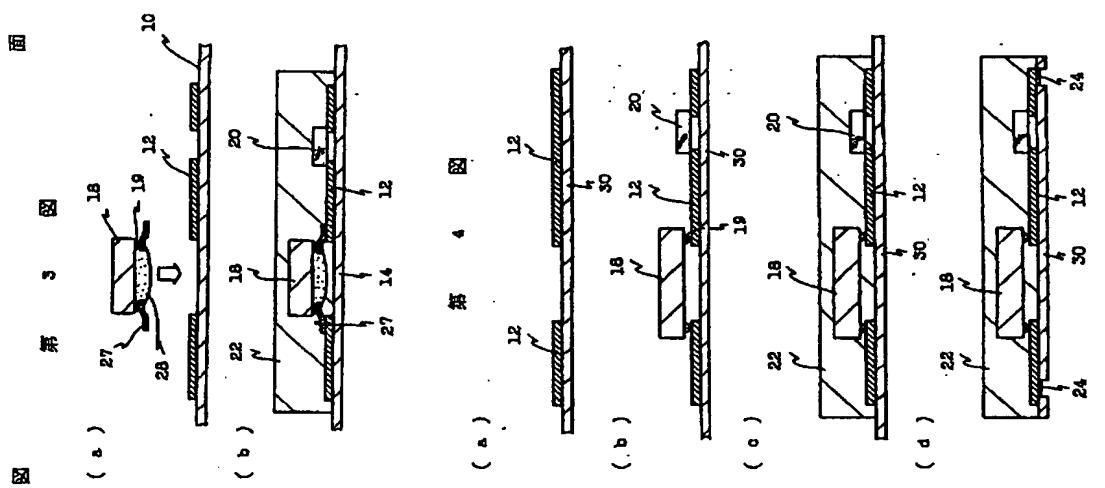
4. 図面の簡単な説明

第1図は半導体装置の製造方法の第1の実施例を示す説明図、第2図は転写フィルムの断面図、第3図は半導体チップの他の搭載方法を示す説明図、第4図は半導体装置の製造方法の第2の実施例を示す説明図、第5図および第6図は第3の実施例および他の例を示す説明図、第7図は長尺状フィルムを用いた製造例を示す説明図である。

10・・・転写フィルム、 12・・・回路パターン、 14・・・ベースフィルム、 16・・・半導体チップ、 18・・・パンプ、 20・・・回路部品、 22・・・封止樹脂、 24



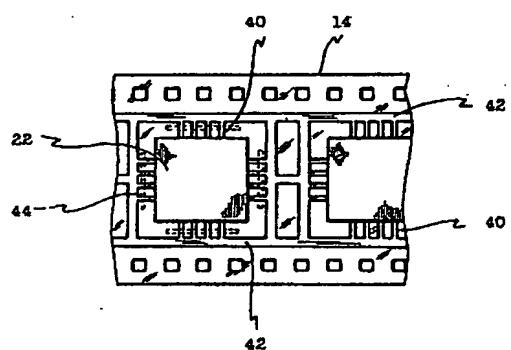
特開平3-94460(7)



特開平3-94460(8)

図面

第 7 図



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成9年(1997)6月6日

【公開番号】特開平3-94460

【公開日】平成3年(1991)4月19日

【年通号数】公開特許公報3-945

【出願番号】特願平1-231135

【国際特許分類第6版】

H01L 23/50

21/60 311

【F I】

H01L 23/50 R 7920-4E

21/60 311 R 8824-4E

手 稟 神 沢 三

平成8年8月30日

特許庁長官 篠 井 寿 光 殿



1. 事件の表示

平成01年 特許願第231135号

2. 発明の名称

半導体装置及びその製造方法

3. 補正をする者

事件との関係 特許出願人

住所 長野県長野市大字坂田字合田711番地
名 称 新光電気工業株式会社
代表者 旗木淳一

4. 代理人

住所 〒380
長野県長野市山御所3丁目12番9号
名 称 クリエイセンタービル 電話026(226)5386
氏名 (7762) 井端上 純 貴 隆

5. 補正命令の日付

自発

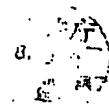
6. 補正により増加する請求項の数

7. 補正の対象

明細書

8. 補正の内容

別紙の通り



8. 補正の内容

1) 特許請求の範囲の欄を別紙のように補正する。

2) 明細書第6頁第4行目～第8頁第5行目に、

「すなわち、半導体チップと回路パターンとが・・・回路パターンを形成することを特徴とする。」

とあるのを次のように補正する。

「すなわち、半導体チップと回路パターンとがフリップチップ法あるいはTAB方式によって接続され、回路パターンの前記半導体チップが接続された一方の面側に、半導体チップおよび回路パターンが一体に樹脂封止され、回路パターンの他方の面に外部接続用の端子部が設けられたことを特徴とする。」

また、前記回路パターンの他方の面が、外部接続用の端子部等の所要部位を除いて、電気的絶縁性を有するフィルムによって被覆されたことを特徴とする。

また、半導体装置の製造方法として、電気的絶縁性を有するベースフィルム上に樹脂可能に金属層が設けられた転写フィルムの金属層をエッチングして回路パターンを形成し、該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、前記転写フィルムの半導体チップが接続された一方の面側に、半導体チップおよび回路パターンを一体に樹脂封止し、前記ベースフィルムを封止樹脂から剥離除去することを特徴とする。

また、電気的絶縁性を有するベースフィルム上に回路パターンを形成し、該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、前記ベースフィルムの半導体チップが接続された一方の面側に、半導体チップおよび回路パターンを一体に樹脂封止し、前記ベースフィルムをエッチングして、回路パターンの他方の面に外部接続用の端子部等の所要部位を露出させることを特徴とする。

また、金属ベース上に金属層により回路パターンを形成し、該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し

、前記金属ベースの半導体チップが搭載された一方の面側に、半導体チップおよび回路パターンを一体に樹脂封止し、前記金属ベースを除去することを特徴とする。

また、金属ベース上にフリップチップ法あるいはTAB方式により半導体チップを搭載し、前記金属ベースの半導体チップが搭載された一方の面側に、半導体チップおよびTABテープを一体に樹脂封止し、前記金属ベースをエッティングして回路パターンを形成することを特徴とする。」

特許請求の範囲

- 半導体チップと回路パターンとがフリップチップ法あるいはTAB方式によって接続され、
回路パターンの前記半導体チップが搭載された一方の面側に、半導体チップおよび回路パターンが一体に樹脂封止され、
回路パターンの他方の面に外部接続用の端子部が設けられたことを特徴とする半導体装置。
- 回路パターンの他方の面が、外部接続用の端子部等の所要部を除いて、電気的絶縁性を有するフィルムによって被覆されたことを特徴とする請求項1記載の半導体装置。
- 電気的絶縁性を有するベースフィルム上に刻絶可能な金属層が設けられた転写フィルムの金属層をエッティングして回路パターンを形成し、
該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、
前記転写フィルムの半導体チップが搭載された一方の面側に、半導体チップおよび回路パターンを一体に樹脂封止し、
前記ベースフィルムを封止樹脂から剥離除去することを特徴とする半導体装置の製造方法。
- 電気的絶縁性を有するベースフィルム上に回路パターンを形成し、
該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、
前記ベースフィルムの半導体チップが搭載された一方の面側に、半導体チップおよび回路パターンを一体に樹脂封止し、
前記ベースフィルムをエッティングして、回路パターンの他方の面に外部接続用の端子部等の所要部を露出させることを特徴とする半導体装置の製造方法。
- 金属ベース上に金属層により回路パターンを形成し、

該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、

前記金属ベースの半導体チップが搭載された一方の面側に、半導体チップおよび回路パターンを一体に樹脂封止し、

前記金属ベースを除去することを特徴とする半導体装置の製造方法。

6. 金属ベース上にフリップチップ法あるいはTAB方式により半導体チップを搭載し、

前記金属ベースの半導体チップが搭載された一方の面側に、半導体チップおよびTABテープを一体に樹脂封止し、

前記金属ベースをエッティングして回路パターンを形成することを特徴とする半導体装置の製造方法。」